



PCT

特許協力条約に基づいて公開された国際出願

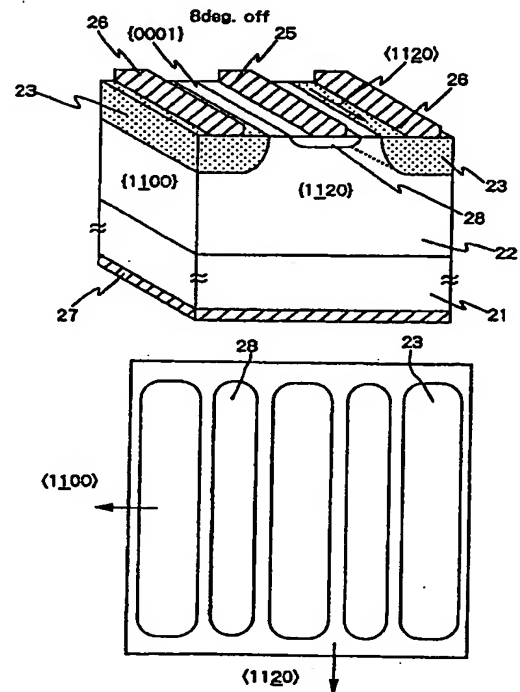
<p>(51) 国際特許分類6 H01L 29/04, 29/78, 29/80</p>	<p>A1</p>	<p>(11) 国際公開番号 WO99/48153</p> <p>(43) 国際公開日 1999年9月23日 (23.09.99)</p>
<p>(21) 国際出願番号 PCT/JP98/01185</p> <p>(22) 国際出願日 1998年3月19日 (19.03.98)</p> <p>(71) 出願人 (米国を除くすべての指定国について) 株式会社 日立製作所 (HITACHI, LTD.) [JP/JP] 〒101-8010 東京都千代田区神田駿河台四丁目6番地 Tokyo, (JP)</p> <p>(72) 発明者 ; および (75) 発明者 / 出願人 (米国についてのみ) 大野俊之 (OONO, Toshiyuki) [JP/JP] 〒316-0007 茨城県日立市中丸町二丁目9番9号 Ibaraki, (JP) 岩崎貴之 (IWASAKI, Takayuki) [JP/JP] 〒316-0036 茨城県日立市鮎川町六丁目20番3号 有朋寮 Ibaraki, (JP) 八尾 勉 (YATSUO, Tsutomu) [JP/JP] 〒316-0024 茨城県日立市水木町二丁目28番7号 Ibaraki, (JP)</p> <p>(74) 代理人 弁理士 小川勝男 (OGAWA, Katsuo) 〒100-8220 東京都千代田区丸の内一丁目5番1号 株式会社 日立製作所内 Tokyo, (JP)</p>		<p>(81) 指定国 CN, JP, KR, US, 欧州特許 (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE)</p> <p>添付公開書類 国際調査報告書</p>

(54) Title: SILICON CARBIDE SEMICONDUCTOR SWITCHING DEVICE

(54) 発明の名称 炭化珪素半導体スイッチング装置

(57) Abstract

A semiconductor switching device comprising a silicon carbide single crystal of a first conduction type having hexagonal symmetry, and a semiconductor region located in the silicon carbide single crystal and having a second conduction type opposite to the first conduction type. The silicon carbide single crystal of the first conduction type and the semiconductor region of the second conduction type form a pn-junction. The pn-junction interface has an interface extending in the direction of depth with respect to the surface of the silicon carbide single crystal, and this interface includes a crystal plane parallel to or substantially parallel to a <1120> direction of the silicon carbide single crystal. Therefore, a leakage current is reduced.



## (57)要約

本発明による半導体スイッチング装置は、六方晶対称性を有する第1の導電型の炭化珪素単結晶と、この炭化珪素単結晶内に位置する第1の導電型とは反対の第2の導電型を有する半導体領域とを備えている。第1の導電型の炭化珪素単結晶と第2の導電型を有する半導体領域は、p n接合を形成する。p n接合界面は、炭化珪素単結晶の表面に対し深さ方向に延びる界面を持ち、かつこの界面は、炭化珪素単結晶の $\langle 11\bar{2}0 \rangle$ 方向に平行または略平行な結晶面を含むので、リーク電流が低減される。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE	アラブ首長国連邦	DM	ドミニカ	KZ	カザフスタン	SD	スーダン
AL	アルバニア	EE	エストニア	LC	セントルシア	SE	スウェーデン
AM	アルメニア	ES	スペイン	LI	リヒテンシュタイン	SG	シンガポール
AT	オーストリア	FI	フィンランド	LK	スリ・ランカ	SI	スロヴェニア
AU	オーストラリア	FR	フランス	LR	リベリア	SK	スロヴァキア
AZ	アゼルバイジャン	GA	ガボン	LS	レソト	SL	シエラ・レオネ
BA	ボスニア・ヘルツェゴビナ	GB	英国	LT	リトアニア	SN	セネガル
BB	バルバドス	GD	グレナダ	LU	ルクセンブルグ	SZ	スワジランド
BE	ベルギー	GE	グルジア	LV	ラトヴィア	TD	チャード
BF	ブルキナ・ファソ	GH	ガーナ	MC	モナコ	TG	トーゴ
BG	ブルガリア	GN	ギニア	MD	モルドヴァ	TJ	タジキスタン
BJ	ベナン	GW	ギニア・ビサウ	MG	マダガスカル	TZ	タンザニア
BR	ブラジル	GR	ギリシャ	MK	マケドニア旧ユーゴスラヴィア共和国	TM	トルクメニスタン
BY	ベラルーシ	HR	クロアチア	ML	マリ	TR	トルコ
CA	カナダ	HU	ハンガリー	MN	モンゴル	TT	トリニダード・トバゴ
CF	中央アフリカ	ID	インドネシア	MR	モーリタニア	UA	ウクライナ
CG	コンゴ	IE	アイルランド	MW	マラウイ	UG	ウガンダ
CH	スイス	IL	イスラエル	MX	メキシコ	US	米国
CI	コートジボアール	IN	インド	NE	ニジェール	UZ	ウズベキスタン
CM	カメルーン	IS	アイスランド	NL	オランダ	VN	ヴェトナム
CN	中国	IT	イタリア	NO	ノールウェー	YU	ユーゴスラビア
CR	コスタ・リカ	JP	日本	NZ	ニュー・ジーランド	ZA	南アフリカ共和国
CU	キューバ	KE	ケニア	PL	ポーランド	ZW	ジンバブエ
CY	キプロス	KG	キルギスタン	PT	ポルトガル		
CZ	チェッコ	KP	北朝鮮	RO	ルーマニア		
DE	ドイツ	KR	韓国	RU	ロシア		
DK	デンマーク						

## 明 細 書

## 炭化珪素半導体スイッチング装置

## 技術分野

本発明は、炭化珪素を使用した半導体スイッチング装置に関する。

## 背景技術

近年、シリコンでは適応が困難な環境において使用可能な半導体スイッチング装置、あるいはシリコンでは達成し得ない性能をもつ半導体装置用の材料として炭化珪素（シリコンカーバイド， $\text{SiC}$ ）が着目されている。

炭化珪素はシリコン（ $\text{SiC}$ ）に比べてバンドギャップが3倍近くも大きいために、シリコンの適応限界温度（ $150^\circ\text{C}$ ）よりもはるかに高い温度で適用可能である。また、絶縁破壊電界が一桁近く大きいために、同一耐電圧で設計した電力用の半導体装置において、その通電時の抵抗をシリコンを用いた場合の $1/10$ 以下に低減させることができる。

これらの炭化珪素の優れた性質は、すべて炭化珪素の結晶における、炭素と珪素の結合力がきわめて強固であることに起因することであるが、それは一方では半導体装置を形成する方法において種々の困難さをもたらす原因になる。

例えば、 $p$ または $n$ 型の半導体結晶基板の表面の一部に反対導電型の半導体領域を形成する場合、シリコンにおいては拡散法が通常用いられる。しかしながら、炭化珪素では結合が強固であるために結晶中の不純物元素の拡散速度が極めて遅い。そのため、炭化珪素において拡散法を適用するとすれば、 $2000^\circ\text{C}$ 以上の高温と長い処理時間を要すること

になってしまい実用上ほとんど適用困難である。従って、炭化珪素を素材として半導体装置を形成する場合には、特開平6-151860号公報において示されているように、半導体領域を形成するために必要な元素のイオンを数十から数百kVの加速電圧によって半導体結晶基板の表面に被覆されたマスクの開口部に注入するという、いわゆるイオン注入法が用いられる。

しかしながら、このイオン注入法においては、注入の際に結晶に多数の欠陥が導入されるという問題点がある。これらの欠陥を回復し、注入層における不純物元素を活性化させるために、通常、熱処理が行われる。炭化珪素の場合、1400℃から1700℃の高温での熱処理が試みられているが、例えば、Silicon Carbide and Related Materials 1995 (Proceedings of the Sixth International Conference) p. 513に示されているように、熱処理によっても多数の欠陥が残留する。このような残留欠陥は炭化珪素を用いた半導体のスイッチング装置のpn接合に逆方向電圧が印加された場合のリーク電流の原因になる。

#### 発明の開示

本発明による半導体スイッチング装置は、六方晶対称性を有する第1の導電型(p型またはn型)の炭化珪素単結晶と、この炭化珪素単結晶内に位置する第1の導電型とは反対の第2の導電型を有する半導体領域とを備えている。第1の導電型の炭化珪素単結晶と第2の導電型を有する半導体領域は、pn接合を形成する。pn接合界面は、炭化珪素単結晶の表面に対し深さ方向に延びる界面を持ち、かつこの界面は、炭化珪素単結晶の $\langle 11\bar{2}0 \rangle$ 方向に平行または略平行な結晶面を含む。ここで、方位指数「2」に付記した下線は、指数の上に「-」を付記する結

晶学における慣例的な表記方法と同じ意味を有する。後述するように、第2の導電型を有する半導体領域において、 $\langle 1\ 1\ \underline{2}\ 0 \rangle$  方向に平行または、平行からのずれが角度にして数度以内である略平行な結晶面に発生する結晶欠陥は、そのサイズが他の結晶面に発生する結晶欠陥よりも小さい。このため、 $\langle 1\ 1\ \underline{2}\ 0 \rangle$  方向に平行または略平行な結晶面で発生するリーク電流密度は、他の結晶面で発生するリーク電流密度よりも小さい。従って、pn接合界面が $\langle 1\ 1\ \underline{2}\ 0 \rangle$  方向に平行または略平行な結晶面を含むことにより、炭化珪素単結晶が用いられる半導体スイッチング装置のリーク電流が低減される。

本発明者らは、イオン注入等により炭化珪素単結晶中に不純物を導入した炭化珪素単結晶中に残留する欠陥を詳細に観察することによって、次に述べるように、六方晶炭化珪素単結晶における欠陥の様子に関する新規な知見を得た。このような炭化珪素単結晶に形成された不純物層の断面を様々な方向から観察した結果、欠陥の形態及び分布は観察方向によって異なっており、炭化珪素単結晶の結晶学的な方位指数 $\langle 11\underline{2}0 \rangle$  方向から観察した場合には欠陥のサイズが大きく、一方、 $\langle 1\ \underline{1}\ 0\ 0 \rangle$  方向から観察した場合には欠陥のサイズが小さいか、あるいはほとんど見えない。

第1図(a)(b)(c)は六方晶炭化珪素単結の単位格子における $\{0\ 0\ 0\ 1\}$ 、 $\{1\ \underline{1}\ 0\ 0\}$ 、 $\{1\ 1\ \underline{2}\ 0\}$ 各結晶面及び $\langle 1\ \underline{1}\ 0\ 0 \rangle$ 、 $\langle 1\ 1\ \underline{2}\ 0 \rangle$ 各方位を示す構造説明図である。 $\langle 1\ \underline{1}\ 0\ 0 \rangle$ 、 $\langle 11\underline{2}0 \rangle$ 方位は各々 $\{1\ \underline{1}\ 0\ 0\}$ 、 $\{1\ 1\ \underline{2}\ 0\}$ 各結晶面と垂直な方位となる。また、 $\langle 1\ 1\ \underline{2}\ 0 \rangle$ 方向と $\langle 1\ \underline{1}\ 0\ 0 \rangle$ 方向のなす角は90度あるいは30度である。

なお、炭化珪素単結晶の表面に対し深さ方向に延びるpn接合界面に

含まれる、炭化珪素単結晶の  $\langle 1\ 1\ \underline{2}\ 0 \rangle$  方向に平行または略平行な結晶面の割合が大きいことが好ましい。本発明者の検討によれば、その割合は p n 接合界面における炭化珪素単結晶の表面に対し深さ方向に延びる界面全体の半分よりも大きいことが好ましい。

本発明は、p n 接合を有し、動作状態や阻止状態において p n 接合から空乏層が広がるような半導体スイッチング装置に適用できる。さらに、本発明は、半導体スイッチング装置内にキャリアを注入するための p n 接合を有する半導体スイッチング装置にも適用できる。この場合、本発明は、p n 接合からのキャリアの注入効率を向上し、半導体スイッチング装置のオン電圧や電力損失を低減する効果がある。

#### 図面の簡単な説明

第 1 図は、六方晶炭化珪素単結晶の単位格子における結晶面及び結晶方位を示す構造図である。

第 2 図は、本発明を実施した接合型電界効果トランジスタの斜視図及び平面図である。

第 3 図は、第 2 図の接合型電界効果トランジスタのゲート層内における結晶欠陥の様子を示す図である。

第 4 図は、第 2 図及び第 3 図におけるドリフト層及びゲート層から成る p n 接合部のみの断面図である。

第 5 図は、S i C 単結晶に形成された p n 接合のリーク電流の分布図である。

第 6 図は、p n 接合界面が  $\langle 1\ \underline{1}\ 0\ 0 \rangle$  方向に平行な場合の、接合型電界効果トランジスタの斜視図及び平面図である。

第 7 図は、ホウ素のイオン注入により形成した p n 接合の断面図である。

第 8 図は、本発明を実施した MOS 電界効果トランジスタの斜視図及び平面図である。

第 9 図は、本発明を実施した絶縁ゲートバイポーラトランジスタの斜視図及び平面図である。

#### 発明を実施するための最良の形態

第 2 図は本発明を実施した接合型電界効果トランジスタの斜視図及び半導体領域のみを描いた平面図である。本実施例は六方晶である 4H-SiC を半導体材料として形成されたものである。低抵抗 n 型 ( $n^+$  型) 炭化珪素単結晶ウエハ 21 に接して高抵抗 n 型 ( $n^-$  型) のドリフト層 22 がエピタキシャル成長により設けられる。このドリフト層の表面の一部にアルミニウムイオン注入によって p 型のゲート層 23 が設けられる。その際、ドリフト層 22 とゲート層 23 間の界面とは平行ではない主たる p-n 接合面が 4H-SiC の  $\langle 11\bar{2}0 \rangle$  方向に平行になるように形成される。ドリフト層 22 の表面の他の一部には窒素イオン注入によって  $n^+$  型ソース層 28 が設けられる。ソース層 28 にはソース電極 25 がオーミック接触し、 $n^+$  型ウエハ 21 の裏面にはドレイン電極 27 がオーミック接触する。さらにゲート層 23 にはゲート電極 26 が設けられる。

第 3 図は、第 2 図の接合型電界効果トランジスタのゲート層 23 内における結晶欠陥の様子を示す斜視図及び平面図である。第 3 図においては、簡単のため、第 2 図における  $n^+$  型ソース層 28、ソース電極 25、及びゲート電極 26 は省略されている。

第 2 図の斜視図が示すように、ゲート層 23 内における 4H-SiC の  $\langle 11\bar{2}0 \rangle$  方向に平行な結晶面に生ずる結晶欠陥 15 は、 $\langle 11\bar{2}0 \rangle$

方向に垂直な結晶面に生ずる結晶欠陥 14 よりも小さい。第 2 図及び第 3 図におけるドリフト層 22 及びゲート層 23 から成る p n 接合部のみの断面図を第 4 図に示す。(a) は炭化珪素単結晶の  $\langle 11\bar{2}0 \rangle$  方向から観察した場合、(b) は  $\langle 1\bar{1}00 \rangle$  方向から観察した場合である。p n 接合を形成するためには、 $n^+$  型 4H-SiC 単結晶ウェハが鏡面研磨され 8 度オフ角度をつけた  $\{0001\}$  面上に、 $10\mu\text{m}$  の n 型 4H-SiC エピタキシャル成長層を形成し、そのエピタキシャル成長層の表面から約  $0.3\mu\text{m}$  まで p 型不純物であるアルミニウムをイオン注入した後、不活性雰囲気中において  $1700^\circ\text{C}$  で 30 分熱処理する。ここで、単結晶ウェハ表面の結晶面にオフ角度をつけることは、欠陥の少ない高品質のエピタキシャル層を成長させるための公知の技術であり、通常 1 度から 10 度の範囲内で適宜選択される。第 4 図において、黒色の点 (14, 15) で示される結晶欠陥が表面から約  $0.3\mu\text{m}$  の深さの範囲に見られるが、 $\langle 11\bar{2}0 \rangle$  方向から見ると、他の方向から見た場合よりも、結晶欠陥が大きい。さらに、 $\langle 11\bar{2}0 \rangle$  方向に平行な結晶面が観察される  $\langle 1\bar{1}00 \rangle$  方向から見ると、他の方向から見た場合よりも、結晶欠陥が小さい。なお、本発明者のさらに詳細な観察によれば、このような結晶欠陥の様子は、 $\langle 11\bar{2}0 \rangle$  方向に平行な方向からの角度のずれが  $3^\circ$  程度以内である略平行な結晶面の場合にも同様である。

一方、第 2 図の平面図が示すように、ゲート層 23 の形状は細長いストライプ状であり、かつそのストライプの長手方向が、エピタキシャル成長層の表面である  $\{0001\}$  面において、 $\langle 11\bar{2}0 \rangle$  方向に平行である。このため、ゲート層 23 とドリフト層 22 の界面におけるエピタキシャル成長層の表面に対して深さ方向に延びる部分 (斜視図におけ



るゲート層 2 3 の側面部) においては、ゲート層 2 3 の長手方向に沿った  $\langle 1\ 1\ \underline{2}\ 0 \rangle$  に平行な結晶面が 7 ～ 8 割を占める。これに対し、 $\langle 1\ 1\ \underline{2}\ 0 \rangle$  方向に垂直な結晶面となるのは、ゲート層 2 3 の長手方向の端部における曲率を有する界面の一部である。従って、ゲート層 2 3 とドリフト層 2 2 の界面のエピタキシャル成長層の表面に対して深さ方向に延びる部分の p n 接合部における結晶欠陥は、ほとんどが小さな欠陥となる。これにより、p n 接合部に逆方向電圧が印加される場合、リーク電流を小さくすることができる。さらに、本実施例においては、エピタキシャル成長層の表面である  $\{0\ 0\ 0\ 1\}$  面が  $\langle 1\ 1\ \underline{2}\ 0 \rangle$  方向に平行であるため、ゲート層 2 3 とドリフト層 2 2 の界面のエピタキシャル成長層の表面に対して平行な部分 (斜視図におけるゲート層 2 3 の底面部) も  $\langle 1\ 1\ \underline{2}\ 0 \rangle$  方向に平行な結晶面となる。これにより、ゲート層 2 3 とドリフト層 2 2 の界面のエピタキシャル成長層の表面に対して平行な部分で発生するリーク電流も小さくなるので、実質 p n 接合の全体で発生するリーク電流が低減される。

第 2 図の接合型電界効果トランジスタのソース電極 2 5 とゲート電極 2 6 との間に逆バイアス電圧を印加すると、ゲート層 2 3 とドリフト層 2 2 の界面の p n 接合から空乏層が広がり、ドレイン電極 2 7 とソース電極 2 5 との間に印加される主電圧が阻止される。このとき、空乏層内の電界強度は、平面状の p n 接合よりも曲率を有する p n 接合の方が大きい。本実施例においては、ゲート層 2 3 の長手方向及びその長手方向の端部における p n 接合が曲率を有するので、電界強度が大きくなる。このため、p n 接合部に大きな結晶欠陥があるとリーク電流が大きくなる。しかしながら、本実施例においては、上述したように、ゲート層 2 3 の長手方向が  $\langle 1\ 1\ \underline{2}\ 0 \rangle$  方向に平行であるため、曲率を有する

p n 接合界面における結晶欠陥がほとんど小さなものであり、リーク電流に対するゲート層 2 3 の結晶欠陥の影響は少ない。さらに、p n 接合界面の平面状部分も  $\langle 1\ 1\ \underline{2}\ 0 \rangle$  方向に平行な結晶面であるから、p n 接合界面の全体における結晶欠陥のほとんどが小さなものとなる。従って、本実施例によれば、S i C 半導体結晶における p n 接合部で発生するリーク電流を小さくすることができる。

第 5 図は、S i C 単結晶に形成された種々の p n 接合に逆方向電圧を印加した際のリーク電流の分布を示す。p n 接合界面が  $\langle 1\ \underline{1}\ 0\ 0 \rangle$  方向に平行な場合は、次第 6 図の斜視図及び平面図に示す接合型電界効果トランジスタにおけるゲート層 2 3 とドリフト層 2 2 から成る p n 接合に相当する。第 6 図においては、ゲート層 2 3 は第 2 図の場合に対して 90 度回転した方向に形成される。すなわち、主たる p n 接合界面が  $\langle 1\ \underline{1}\ 0\ 0 \rangle$  方向に平行になるように設けられる。p n 接合界面が  $\langle 1\ 1\ \underline{2}\ 0 \rangle$  方向に平行な場合、 $\langle 1\ \underline{1}\ 0\ 0 \rangle$  方向に平行な場合及び任意の方向の場合の中で、本発明による  $\langle 1\ 1\ \underline{2}\ 0 \rangle$  方向に平行な場合が最もリーク電流が小さくなる。

第 2 図の実施例では、ゲート層 2 3 をアルミニウムにより形成したが、ゲート層 2 3 は他の p 型不純物のイオン注入によっても形成できる。第 7 図は、その一例であり、ホウ素のイオン注入によりゲート層を形成した第 2 図と同じ構造の接合型電界効果トランジスタにおける、ゲート層 2 3 とドリフト層 2 2 からなる p n 接合部の断面図である。(a)は炭化珪素単結晶の  $\langle 1\ 1\ \underline{2}\ 0 \rangle$  方向から観察した場合、(b)は  $\langle 1\ \underline{1}\ 0\ 0 \rangle$  方向から観察した場合である。p n 接合を形成する方法は、ほとんど第 4 図の p n 接合と同じであるが、アルミニウムの代わりにホウ素をイオン注入する点だけが異なる。第 7 図において、黒色の点 (14) で示さ

れる結晶欠陥が、 $\langle 1\ 1\ \underline{2}\ 0 \rangle$  方向からは表面から約  $0.1\ \mu\text{m}$  の深さの範囲に見られるが、他の方向である  $\langle 1\ \underline{1}\ 0\ 0 \rangle$  方向からはほとんど見られない。従って、アルミニウムの代わりにホウ素を用いても、 $p\ n$  接合で発生するリーク電流を小さくすることができる。この点は、後述する他の実施例においても同様である。

また、エピタキシャル層の表面は、第5図の実施例では  $\langle 1\ 1\ \underline{2}\ 0 \rangle$  方向に平行な  $\{1\ 0\ 0\ 0\}$  面であるが、他の結晶面としてもよい。理由は次の通りである。アルミニウムの導入によって発生する結晶欠陥密度は、エピタキシャル層の表面から深さ方向に沿ってエピタキシャル層の内部に行くに従って減少する。 $p\ n$  接合におけるエピタキシャル層の表面に対して平行な部分はアルミニウム導入領域の最も内部に相当するから、この部分の結晶欠陥は、その密度が小さく、ほとんどリーク電流に影響しない。従って、第5図の実施例において、エピタキシャル層の表面を、 $\langle 1\ 1\ \underline{2}\ 0 \rangle$  方向に平行ではない他の結晶面としても、リーク電流は小さくなる。この点は、前述したホウ素を用いる場合及び後述する他の実施例についても同様である。

第8図は本発明をMOS電界効果トランジスタに適用した場合の斜視図及び半導体領域のみを描いた平面図である。低抵抗 $n$ 型( $n^+$ 型)炭化珪素単結晶ウエハ21に接して高抵抗 $n$ 型( $n^-$ 型)のドリフト層22がエピタキシャル成長により設けられる。このドリフト層22の表面の一部にアルミニウムイオン注入によって $p$ 型のチャネル層24が設けられる。チャネル層24は第2図の実施例におけるゲート層23と同様のストライプ形状を有する。ドリフト層22とチャネル層24間の表面とは平行ではない主たる $p\ n$ 接合面が $4\text{H-SiC}$ の $\langle 1\ 1\ \underline{2}\ 0 \rangle$  方向に平行になるように形成される。ドリフト層22の表面の一部には窒

素イオン注入によって $n^+$ 型ソース層28が設けられる。 $n^+$ 型ソース層28にはソース電極25がオーミック接触し、 $n^+$ 型炭化珪素単結晶ウエハ21にはドレイン電極27がオーミック接触する。さらにチャンネル層29の表面にはゲート絶縁膜29を介してゲート電極26が設けられる。

第8図において、ドレイン電極27とソース電極25の間にドレイン電極27の方を高電位とする主電圧を印加し、ゲート電極26をソース電極25と同電位またはソース電極25よりも低電位にすると、チャンネル層24とドリフト層22の $pn$ 接合界面から、それぞれの層内に空乏層が広がり、本実施例のMOS電界効果型トランジスタは阻止状態となる。このとき、第2図の実施例について詳述したように、 $pn$ 接合界面における、エピタキシャル成長層の表面に対して深さ方向に延びる部分は、ほとんど $\langle 11\bar{2}0 \rangle$ 方向に平行な結晶面となるので、現れる欠陥はほとんど小さなものである。従って、本実施例においても、リーク電流が低減される。

第9図は本発明を絶縁ゲート型のバイポーラトランジスタに適用した場合の斜視図及び半導体領域のみを描いた平面図である。低抵抗 $p$ 型( $p^+$ 型)炭化珪素単結晶ウエハ31に接して低抵抗 $n^+$ 型層32及び高抵抗 $n^-$ 型層33がエピタキシャル成長により順次設けられる。この $n^-$ 型層33の表面の一部にアルミニウムイオン注入によって $p$ 型層34が設けられる。 $p$ 型層34は第2図、第8図の実施例におけるゲート層及びチャンネル層と同様のストライプ形状を有する。その際、 $n^-$ 型層33と $p$ 型層34間の表面とは平行ではない主たる $pn$ 接合面が $4H-SiC$ の $\langle 11\bar{2}0 \rangle$ 方向に平行になるように形成される。 $p$ 型層34の表面の一部には窒素イオン注入によって $n^+$ 型層35が設けられる。 $p$ 型層

3 4 と  $n^+$  型層 3 5 に接してエミッタ電極 3 6 がオーミック接触し、  
 $p^+$  型炭化珪素単結晶ウエハ 3 1 にはコレクタ電極 3 7 がオーミック接  
触する。さらに  $p^+$  型層 3 4 の表面にはゲート絶縁膜 3 9 を介してゲー  
ト電極 3 8 が設けられる。

第 9 図において、コレクタ電極 3 7 とエミッタ電極 3 6 の間にコレク  
タ電極 3 7 の方を高電位とする主電圧を印加し、ゲート電極 3 8 をエミ  
ッタ電極 3 6 と同電位またはエミッタ電極 3 6 よりも低電位にすると、  
 $p$  型層 3 4 と  $n^-$  型層 3 3 の  $p n$  接合界面から、それぞれの層内に空乏  
層が広がり、本実施例の絶縁ゲートバイポーラトランジスタは阻止状態  
となる。このとき、第 2 図の実施例について詳述したように、 $p n$  接合  
界面における、エピタキシャル成長層の表面に対して深さ方向に延びる  
部分は、ほとんど  $\langle 11\bar{2}0 \rangle$  方向に平行な結晶面となるので、現れる  
欠陥はほとんど小さなものである。従って、本実施例においても、リー  
ク電流が低減される。

本発明によれば、六方晶炭化珪素の単結晶を素材とし、 $p n$  接合をも  
つ半導体装置の漏れ電流を低減することが可能となり、信頼性を大幅に  
向上することができる。

## 請 求 の 範 囲

1. 六方晶の結晶対称性を有する第1の導電型の炭化珪素単結晶と、前記炭化珪素単結晶内に位置する前記第1の導電型とは反対の第2の導電型を有する半導体領域と、を備える半導体スイッチング装置において、

前記炭化珪素単結晶の表面に対し深さ方向に延びる、前記炭化珪素単結晶と前記半導体領域との間p n接合界面が、 $\langle 1\ 1\ \underline{2}\ 0 \rangle$ 方向に平行または略平行な結晶面を含むことを特徴とする半導体スイッチング装置。

2. 請求項1に記載の半導体スイッチング装置において、前記結晶面が前記p n接合界面の半分よりも大きな面積を占めることを特徴とする半導体スイッチング装置。

3. 請求項1に記載の半導体スイッチング装置において、半導体スイッチング装置が主電圧を阻止しているとき、前記半導体領域には前記p n接合より空乏層が広がっていることを特徴とする半導体スイッチング装置。

4. 請求項1に記載の半導体スイッチング装置において、前記半導体領域における前記第2の導電型の不純物が、イオン注入法によって前記炭化珪素単結晶に導入されることを特徴とする半導体スイッチング装置。

5. 請求項1に記載の半導体スイッチング装置において、前記表面が、 $\langle 1\ 1\ \underline{2}\ 0 \rangle$ 方向に平行または略平行な結晶面であることを特徴とする半導体スイッチング装置。

6. 請求項5に記載の半導体スイッチング装置において、前記表面が $\{0\ 0\ 0\ 1\}$ 結晶面あるいは $\{0\ 0\ 0\ \bar{1}\}$ 結晶面を1度から10度の範囲内で傾斜させた結晶面であることを特徴とする半導体スイッチング装置。

7. 請求項5に記載の半導体スイッチング装置において、前記半導体領

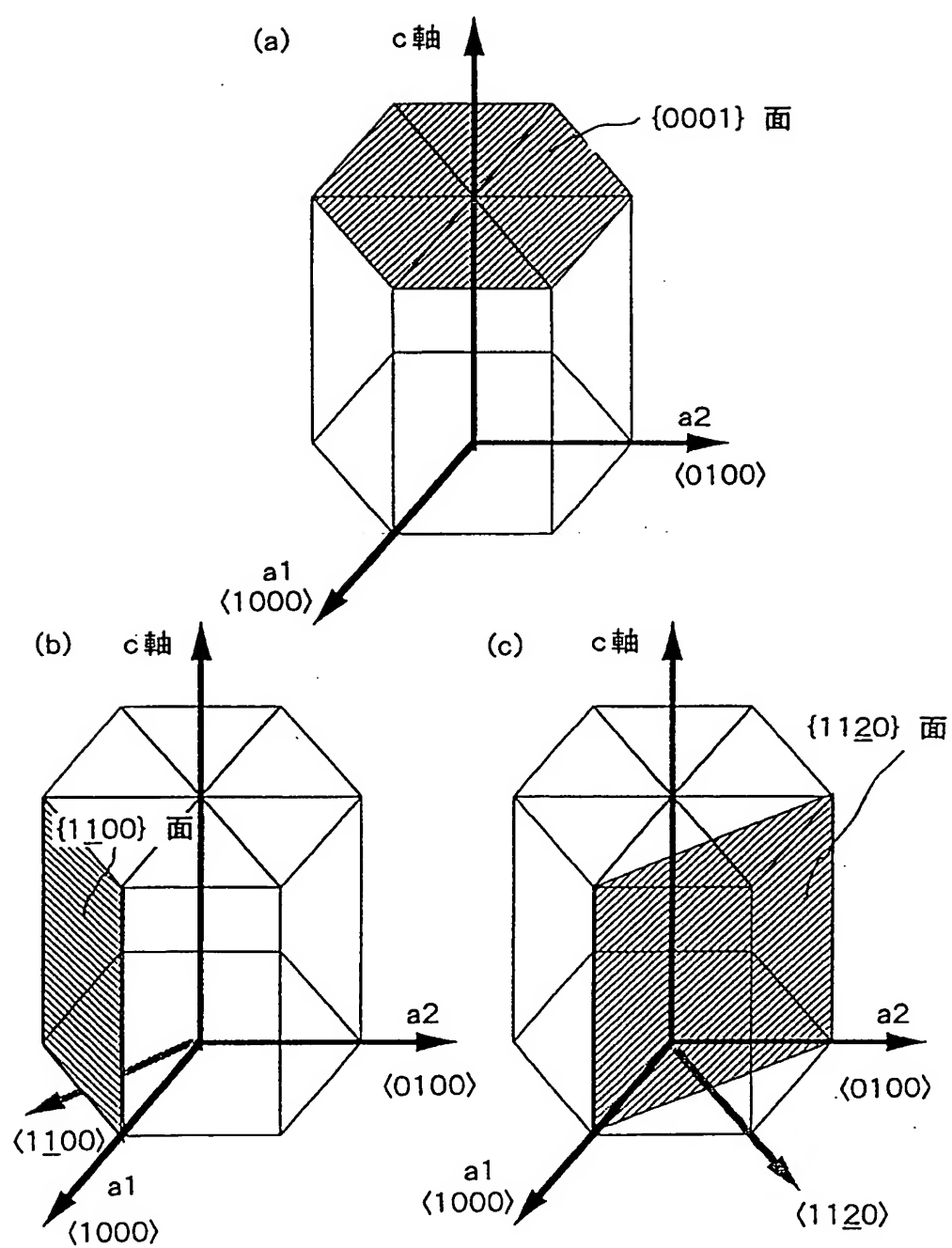
域が、前記表面に接すると共に前記表面から深さ方向に延びていることを特徴とする半導体スイッチング装置。

8. 請求項7に記載の半導体スイッチング装置において、前記半導体領域は、長手方向が前記表面に平行なストライプ状であることを特徴とする半導体スイッチング装置。

9. 請求項8に記載の半導体スイッチング装置において、前記長手方向は、 $\langle 11\bar{2}0 \rangle$  方向に平行または略平行であることを特徴とする半導体スイッチング装置。

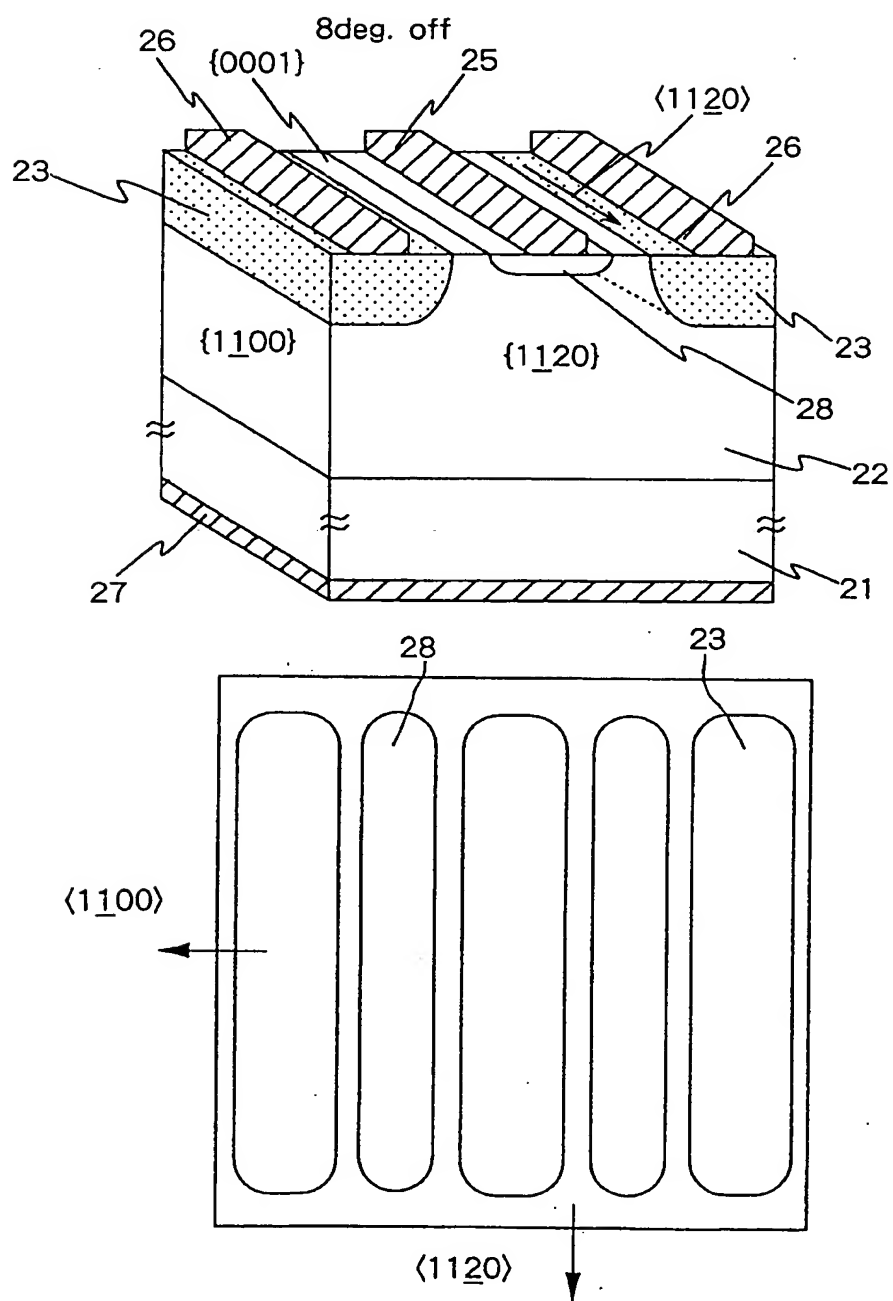
10. 請求項1に記載の半導体スイッチング装置において、前記半導体領域における前記第2の導電型の不純物が、アルミニウムまたはホウ素であることを特徴とする半導体スイッチング装置。

第1図

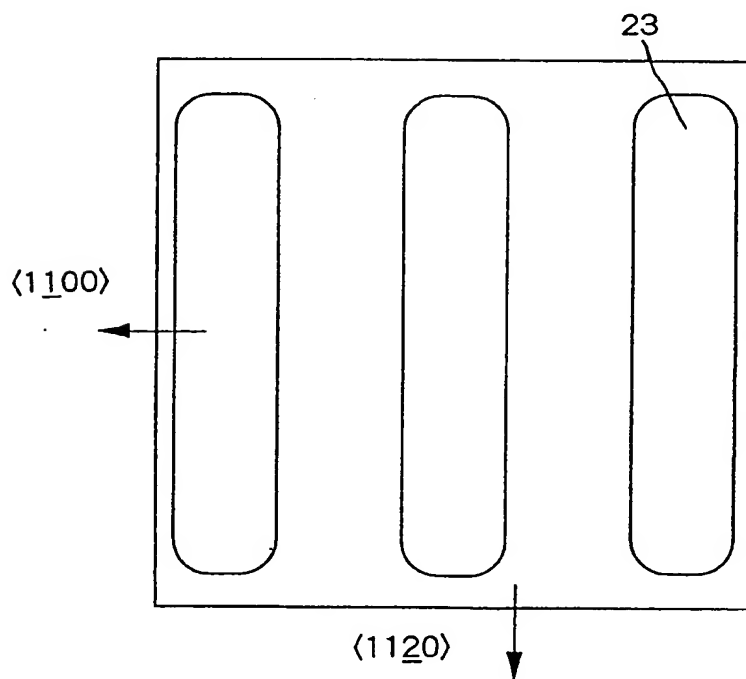
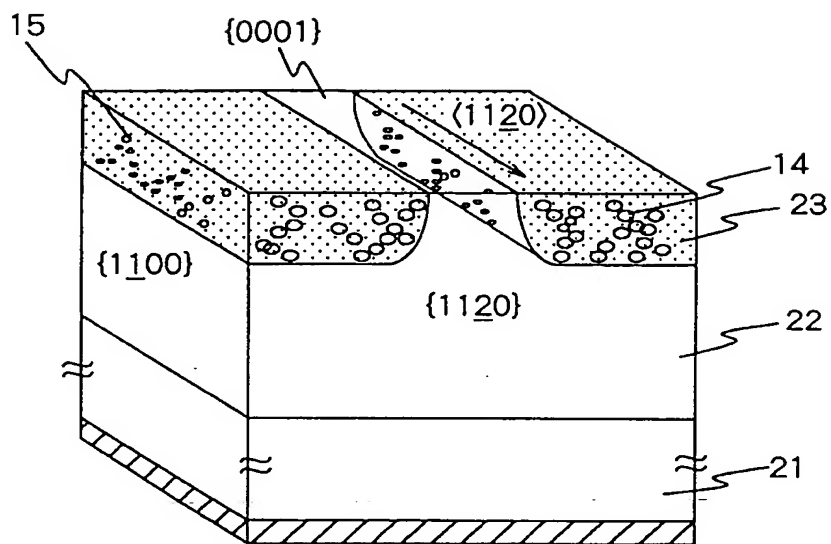




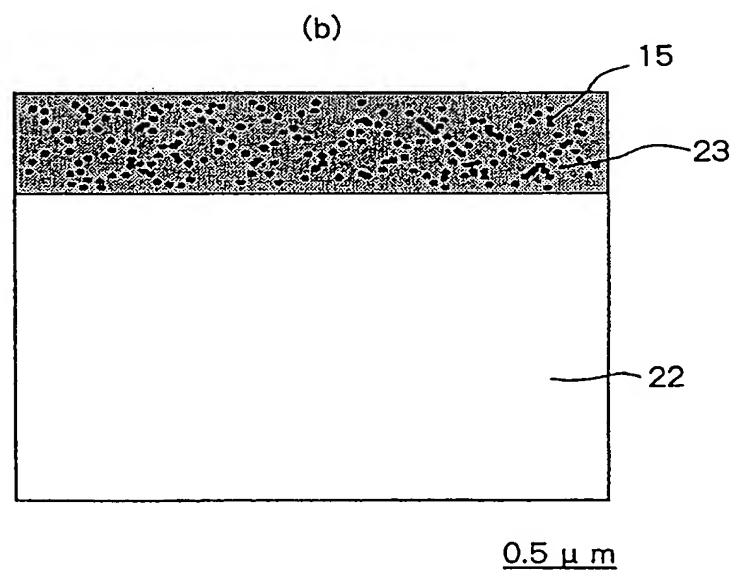
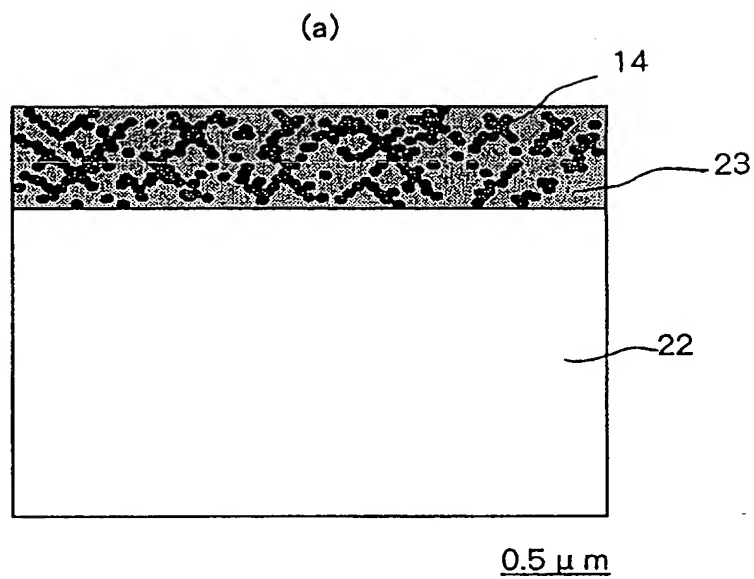
第2図



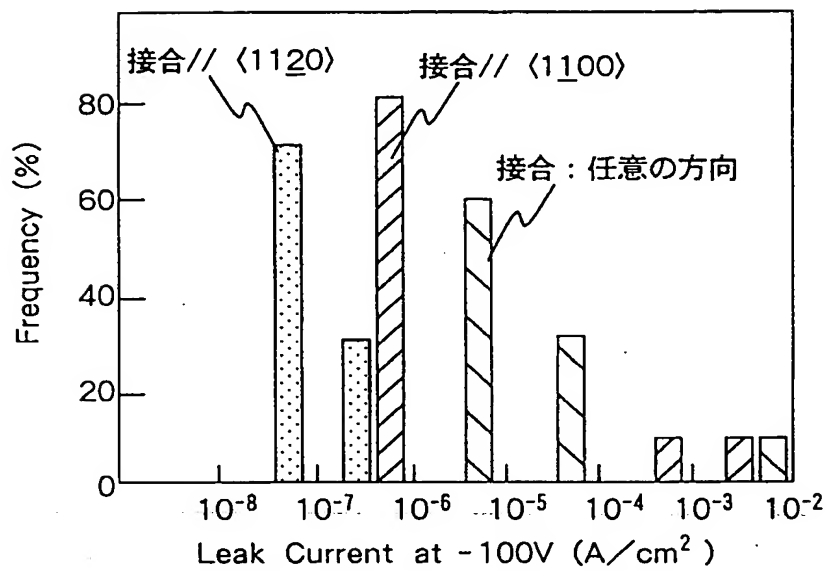
第3図



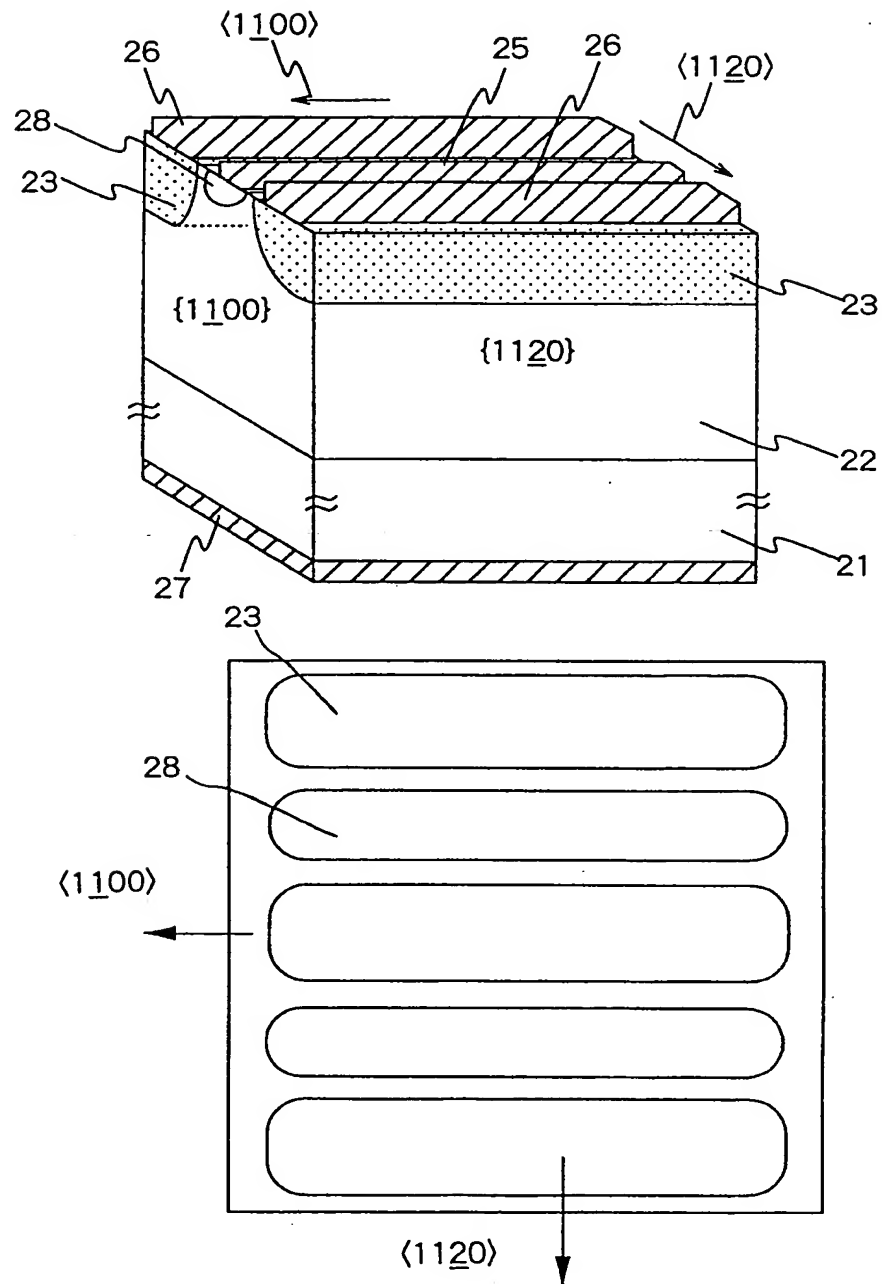
第 4 図



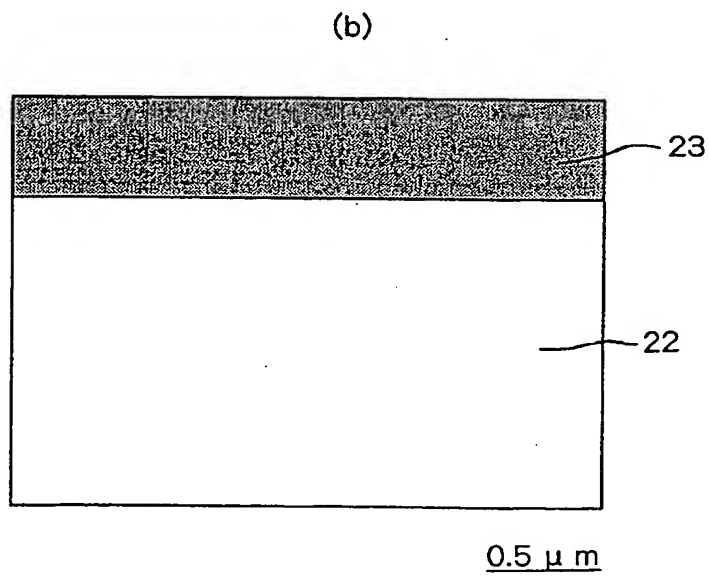
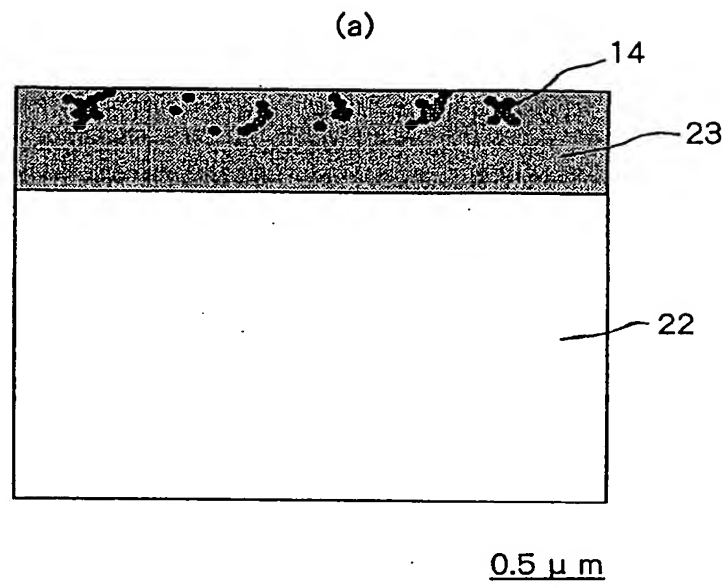
第5図

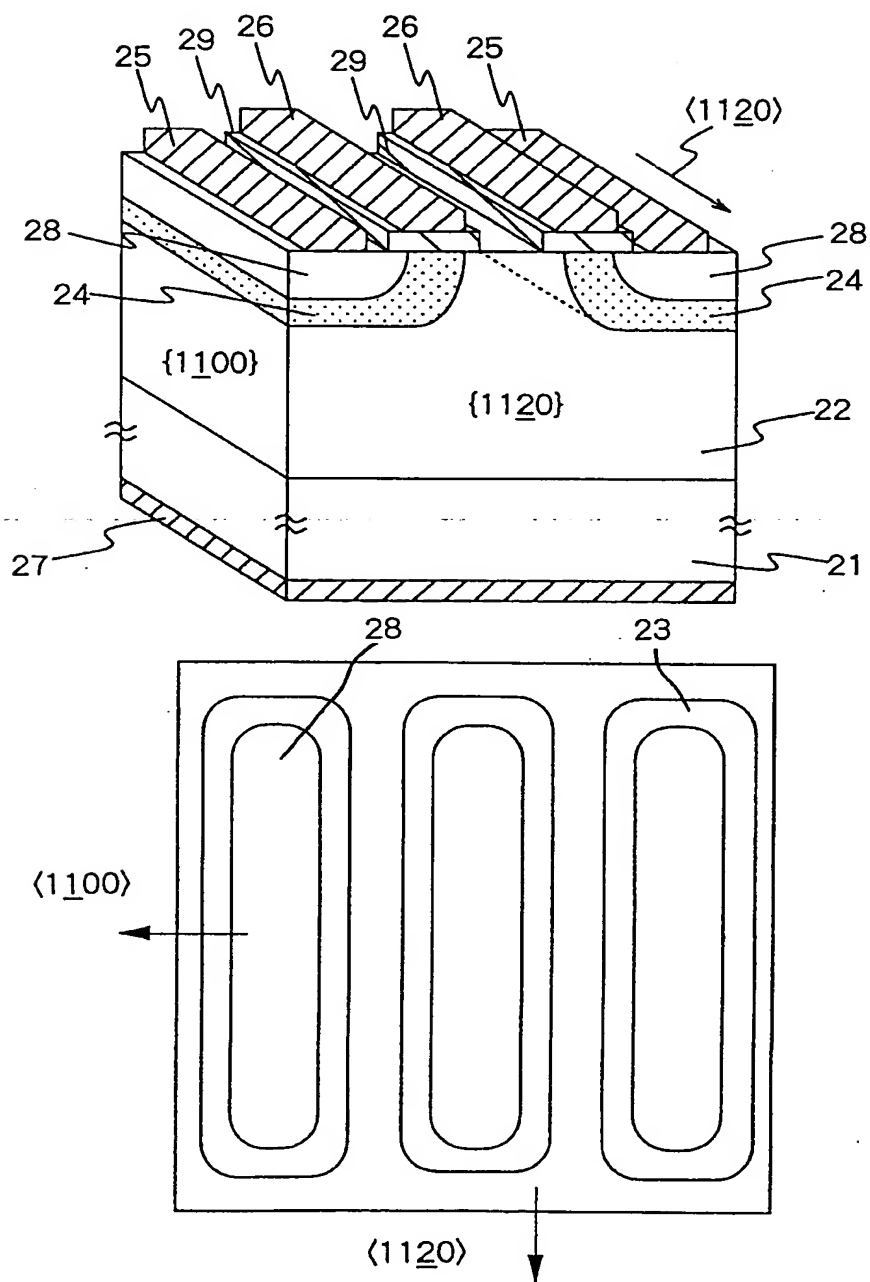


第6図

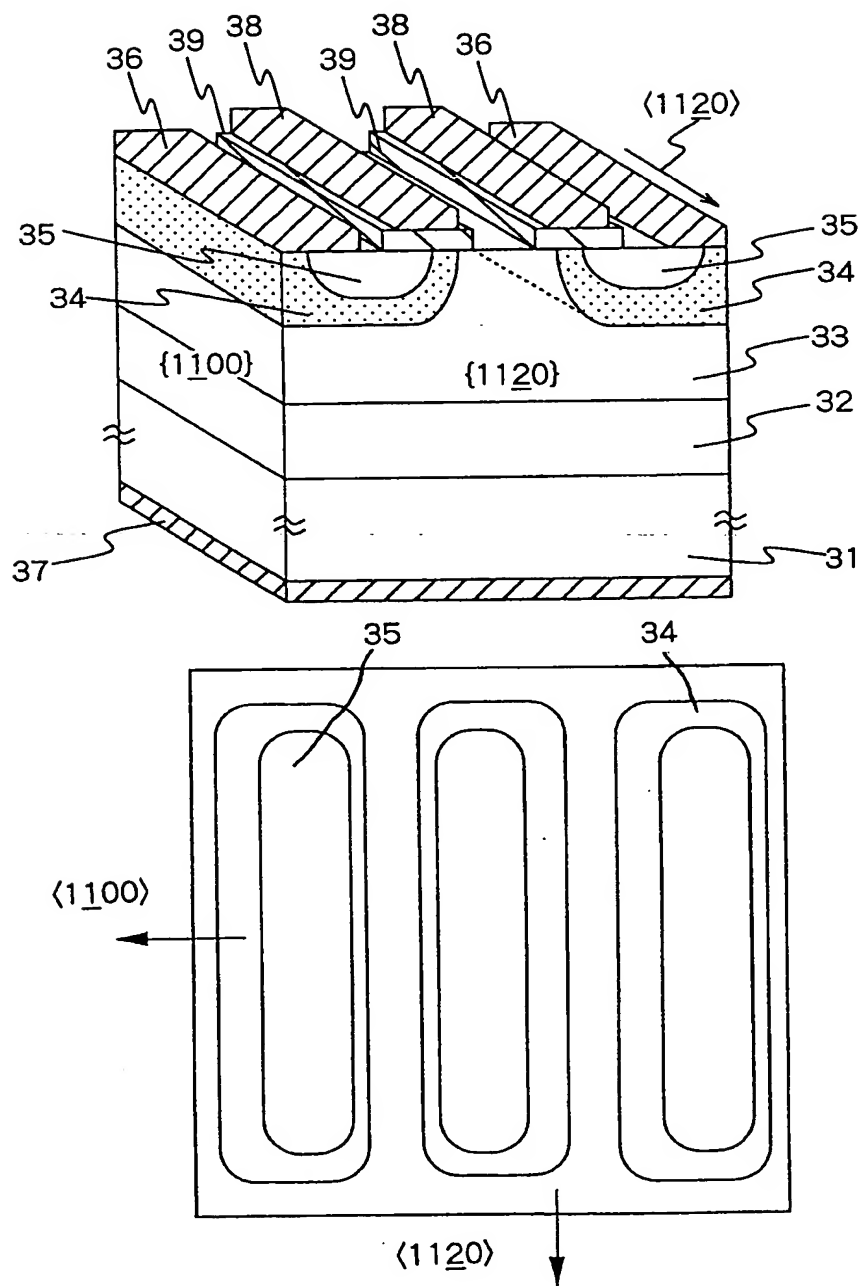


第7図





第9図





## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP98/01185

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl<sup>6</sup> H01L29/04, H01L29/78, H01L29/80

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>6</sup> H01L29/04, H01L29/78, H01L29/80

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1926-1997 Kokai Jitsuyo Shinan Koho 1971-1997

Toroku Jitsuyo Shinan Koho 1994-1997

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
EX	JP, 10-107263, A (Fuji Electric Co., Ltd.), April 24, 1998 (24. 04. 98) (Family: none)	1-10
A	JP, 7-131016, A (Hitachi, Ltd.), May 19, 1995 (19. 05. 95) (Family: none)	1-10

☐ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search  
June 2, 1998 (02. 06. 98)Date of mailing of the international search report  
June 16, 1998 (16. 06. 98)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## 国際調査報告

国際出願番号 PCT/J P 98/01185

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl<sup>8</sup> H 01 L 29/04 H 01 L 29/78 H 01 L 29/80

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl<sup>8</sup> H 01 L 29/04 H 01 L 29/78 H 01 L 29/80

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1997年

日本国登録実用新案公報 1994-1997年

日本国公開実用新案公報 1971-1997年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
EX	J P, 10-107263, A (富士電機株式会社), 24. 4月. 1998 (24. 04. 98) (ファミリーなし)	1-10
A	J P, 7-131016, A (株式会社日立製作所), 19. 5月. 1995 (19. 05. 95) (ファミリーなし)	1-10

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリ

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」先行文献ではあるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」同一パテントファミリー文献

国際調査を完了した日

02. 06. 98

国際調査報告の発送日

16.06.98

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

瀧内 健夫

印

4M

9054

電話番号 03-3581-1101 内線 3463